

# RVFPGA:

## 深入理解计算机架构的完整课程

### 世界正在向开源硬件转变

2020年5月6日，美国加利福尼亚大学伯克利分校的David Patterson教授对RVfpga团队说:

“RISC-V是简单、真实的计算机架构，并将在未来5年遍及每一个计算水平和层次。其显著特征是基本指令集，且所有额外都是可选的扩展。RISC-V开放并激发协作和全球的参与！”

### 简介

RISC-V是一种基于已建立的简化指令集计算机(RISC)原则的开放标准指令集体系结构(ISA)。与其他ISA设计不同，此ISA是在开放源码许可下提供的，不会产生费用。许多公司都在提供RISC-V硬件，以后还会有更多。支持RISC-V的开源操作系统是可用的，该指令集受到流行的软件工具链的支持。

RVfpga课程包含基础知识理论和实践经验，使下一代程序员和工程师学会利用RISC-V的潜力。课程包括20个实验课程、详细的指南、教学案例、考试例题和配有答案的实践习题，给教师极大的灵活性在实践或应试结构中去选择，作为本课程的教学方式。

RVfpga教材资料包提供了说明和工具用于展示如何:

- 针对一个商业RISC-V系统的FPGA
- 为增加RISC-V系统更多的功能
- 分析和修改RISC-V内核和内存层次结构

RVfpga采用Chips Alliance公司的SweRVolf SoC，该SoC基于Western Digital公司的RISC-V SweRV EH1核心。SweRV是一个经过充分验证的生产级处理器核心，它是完全开源的，目前已被用于多个SoC设计使用，包括该课程项目的领导者Imagination Technologies，在其A系列GPU中采用了该核心。

---

### 课程作者

课程材料由美国拉斯维加斯内华达大学电子和计算机工程教授Sarah Harris博士和西班牙马德里大学计算机结构与系统工程系副教授Daniel Chaver-Martínez博士共同开发。

Sarah Harris教授也是畅销书《数字设计和计算机架构》(Digital Design and Computer Architecture)的作者，该书即将推出第四版(RISC-V版)，将于2021年出版。

### 目标课程

数字设计与微体系结构(本科)，计算机组织与体系结构，高级计算机体系结构(本科,硕士)，SoC设计(硕士)，设计验证(硕士)，嵌入式系统项目(本科,硕士)和处理器体系结构:修改,增强,优化……(硕士,博士)

### 课程

本课程共分三节完整的一学期课程，讲解重点并给予学生实践经验——计算机基础(第一部分)、计算机组织(第二部分)和计算机结构(第三和第四部分)

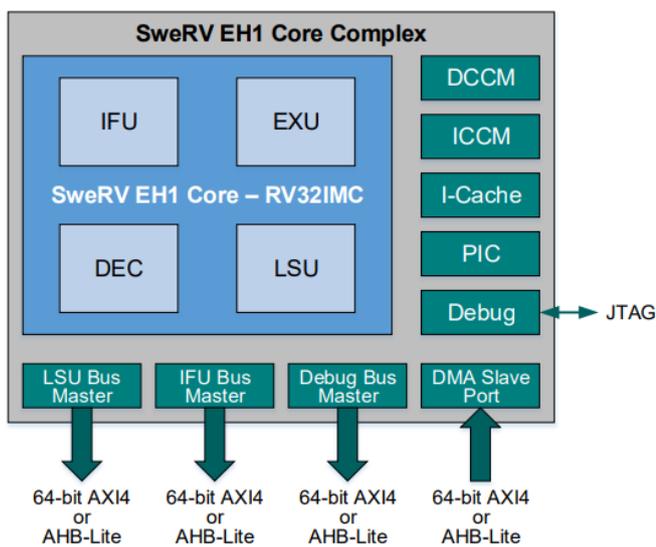
## 必备工具

### 软件

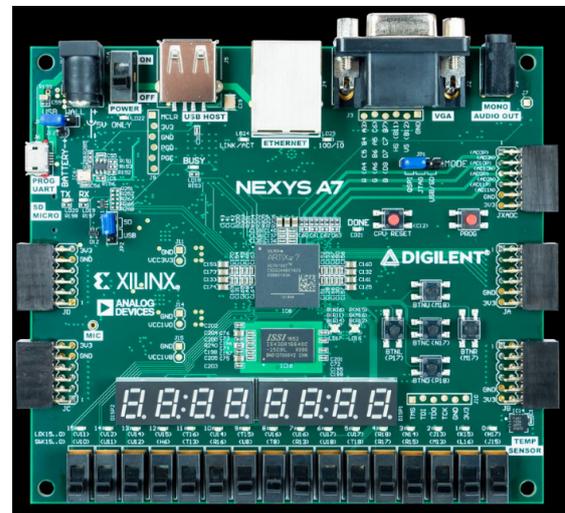
- Xilinx Vivado 2019.2 WebPACK
- Microsoft's Visual Studio Code
- 基于PlatformIO 的Chips Alliance 平台, 包括: RISC-V Toolchain, OpenOCD, Verilator HDL Simulator, WD Whisper ISS.

### 硬件

- Digilent's Nexys A7 或者 Nexys 4 DDR FPGA 开发板
- RISC-V核心& SoC:
  - 核心: Western Digital's SweRV EH1
  - SoC: Chips Alliance's SweRVolf



Western Digital EH1 SweRV Core



Digilent Nexys A7 FPGA board with Xilinx Artix 7 XC7A100T

## 内容

课程主题	内容细节
Lab 0	介绍 - 快速开始指南 - 工具概述 - 实验概况
Lab 1	Vivado项目 - 模拟(Verilator). - 使用SweRVolf RTL (Verilog)创建Vivado项目，生成位文件并下载到 Nexys A7 FPGA板上
Lab 2	C编程 - 示例C程序 - 启动代码 - 练习
Lab 3	汇编语言编程 - 模拟 — 使用Whisper, SweRV-ISS, 指令集模拟器 - 启动代码 - 练习
Lab 4	函数调用 - RISC-V ABI - 程序调用约定 - 练习
Lab 5	带有汇编代码的C语言 - 用C代码嵌入汇编代码 - 练习
Lab 6	I/O介绍 - 编程驱动的GPIO - Nexys A7 I/O概述 - C语言和汇编程序 - 练习
Lab 7	七位数码管 - 为Nexys A7内置七位数码管构建解码器 - C和汇编的案例 - 练习
Lab 8	中断驱动的GPIO - SweRVolf的中断支持的介绍 - 控制器的主要变化概述 - C和汇编的案例 - 练习
Lab 9	计时器 - 了解从OpenCores ( <a href="https://opencores.org/">https://opencores.org/</a> )下载的的定时器控制器，该社区是一个本着自由和开源协作精神开发gateway IP(知识产权)核心的在线社区。 - C和汇编的案例 - 练习

Lecture Topic	Details
Lab 10	串行总线 - SPI, I2C和UART - 了解从OpenCores下载的串行总线控制器。您将在本实验室中使用的控制器可在以下地方获得: <a href="https://opencores.org/projects/uart16550">https://opencores.org/projects/uart16550</a> (UART, 这是在SweRVolf内部提供的), <a href="https://opencores.org/projects/i2c">https://opencores.org/projects/i2c</a> (I2C)和 <a href="https://opencores.org/projects/simple_spi">https://opencores.org/projects/simple_spi</a> (SPI)。 - C和汇编的案例 - 练习
Lab 11-15	理解和修改RISC-V数据路径 - 核心结构示意图 - 指令流通过管道(算术/逻辑、内存、跳转和分支) - 可能遇到的困难及如何处理 执行新的指令并在黑板上执行 了解分支预测器并对其进行一些更改 - 了解超标量的处理
Lab 16-20	理解和修改RISC-V内存层次结构 - 了解操作的内存层次, 包括缓存命中和错过。 - 测试不同的缓存大小, 配置和管理政策 - 了解高速缓存控制器 - 了解ICCM和DCCM

### 发布日期 & 支持语言:

- 2020年11月发布: RVfpga入门指南, RVfpga快速入门指南, RVfpga Labs 1 - 10 (Part 1 & 2)
- 2021年3月发布: 研究生水平SoC设计课程; 2021年秋季: RVfpga Labs 11 - 20 (Part 3 & 4)
- 所有材料将以英语和中文(计划中有西班牙语和日语)交付。

### 补充材料:

- 由Sarah Harris教授和Daniel Chaver-Martínez教授所提供的一系列视频教程正在准备中
- 计划于2021年推出全球线上和线下面对面教学研讨会活动
- 人气教科书《数字设计与计算机架构:RISC-V版2021》, 它提供了RVfpga独特的补充知识和内容
- David Patterson和John L. Hennessy的《计算机组成和设计》仍然是这些课程的“圣经”
- 相关书目: <http://university.imgtec.com/resources/books/>

### 支持:

- RVfpga论坛是专门针对有关RVfpga的技术问题: <https://university.imgtec.com/forums/rvfpga/>
- 对于课程和其他讨论, 有IUP (Imagination大学项目) 论坛, 点此

### 计划:

- RVfpga的线上研讨会将在在2020年10月8日举行, 请在这里注册: <https://event.on24.com/wcc/r/2607666/EFAA007E11691CC380DC15E08EFBDDF0>
- 我们的全球线下研讨会计划将定期更新于大学项目活动页面
- 这些线下研讨会的视频将于2021年发布
- 我们鼓励翻译人员将这些材料以其他语言提供。请联系: IUP@imgtec.com
- 目前正在讨论与RISC-V国际(前RISC-V基金会)和其他伙伴的联合活动

### 新闻通告:

<https://www.imgtec.com/news/press-release/imagination-announces-the-first-risc-v-computer-architecture-course/>

### 作者Sarah Harris和Daniel Chaver-Martinez在RISC-V全球论坛的演讲:

<https://events.linuxfoundation.org/riscv-global-forum/register/>

## 合作伙伴：

我们与17个合作伙伴和支持者密切合作，我们感谢他们为这个庞大而复杂的项目提供的贡献。

### Academic Adviser:

Prof. David Patterson  
University of California, Berkeley

### Authors:

Prof. Sarah Harris  
University of Nevada, Las Vegas

Assoc. Prof. Daniel Chaver Martinez  
Complutense University of Madrid

Zubair Kakakgel  
AZKY Tech Ltd. Birmingham, UK

### Contributor:

Olof Kindgren  
Qamcom Research & Technology  
Gothenburg, Sweden

### Reviewer:

Prof. Roy Kravitz  
Portland State University, U.S.

Zubair Kakakgel  
AZKY Tech Ltd. Birmingham, UK

### Sponsors:

**Western Digital.** 

### Supporters:



### 加入 Imagination 大学项目 (IUP) 并获得教材资料:

1. 在主页点击'Register' 或'Join IUP'<http://university.imgtec.com/register/>
2. 完成 IUP 信息注册表
3. 验证邮件将发送到您的邮箱进行激活验证。(若未收到, 请检查您的垃圾邮箱, 因为偶尔邮件会被过滤)
4. 若要下载教材, 请访问 IUP - 教材资源页面: <http://university.imgtec.com/resources/>
5. 请求所需的教材资料包, 接受许可协议, 并提供有关您计划使用这些材料的详细信息。
6. 我们会收到一个希望批准下载的请求, 然后我们会在 2 个工作日内给与审批, 一旦被批准, 您将会收到一份邮件告诉您现在您可以去下载。

我们简单的用户许可协议 (EULA) 阐明了这些材料仅供教育和非商业用途, 这意味着若将其用于付费培训的公司或培训师必须事先获得 Imagination 的许可。

[imaginationtech.com](http://imaginationtech.com)

