

# Imagination ユニバーシティ プログラム



イマジネーションの技術活用権利を付与し、研究室活動や学生実習をサポートします！イマジネーションは、世界中の大学教員への支援に27年の実績があります。

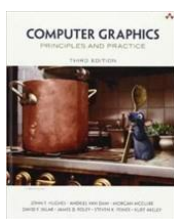
教育パッケージに不可欠な4種類のコンポーネント：

1. ツール：PowerVR SDK(ソフトウェア開発キット)などのソフトウェアツールを無償でダウンロードできます。コードサイズや利用時間制限のない完全版！
2. ハードウェア：プラットフォームパートナー製の低コストで、強力、効果的なハードウェア。
3. 教材：各専門分野で著名な研究者が執筆した本格的なテキスト教材。これらは企業内文書や市販の教材ではありません。学術教育利用については、学生間の共有、カット&ペースト、編集、翻訳に対して無制限のライセンスを付与。
4. フォーラム、専用のオンラインビデオガイダンスやキャンパス内ワークショップを利用した効果的なサポート。

主に以下のような専攻や課程に適格：

- ・情報(コンピュータ)科学/工学(“CS” / “CE”)
- ・ゲームデザイン/工学/プログラミング
- ・電気・電子工学(“EE”)
- ・自動車工学
- ・コンピュータアーキテクチャ
- ・システムオンチップ(“SoC”)設計
- ・グラフィクス
- ・GPU アクセラレーションと汎用演算
- ・AI: 人工知能
- ・自動運転と車載システム

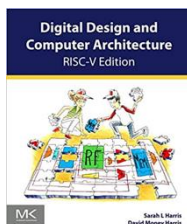
## 教科書



**Computer Graphics:  
Principles and Practice**  
(3rd Edition)

John F. Hughes &  
Andries van Dam

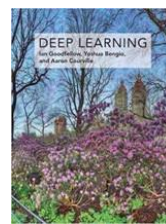
Available in:



**Digital Design &  
Computer Architecture**  
(RISC-V Edition)

Sarah Harris & David  
Harris - Sept'21

Available in:



**Deep Learning** (Adaptive  
Computation and Machine  
Learning series)

Ian Goodfellow, Yoshua  
Bengio, Aaron Courville

Available in:



## ハードウェアツール



### Digilent Nexys A7

Nexys A7 には、Western Digital RISC-V ベースの SweRV ソフトコアをダウンロード可能な Xilinx Artix®-7 FPGA が組み込まれています。7セグメントのデジタルディスプレイと豊富な I/O により、コンピュータアーキテクチャ研究に適しています。



### Pumpkin i300 EVK

ARM Quad-Core A35 1.3GHzプロセッサと OpenGL、OpenGL ES と OpenCL をサポートする PowerVR 8XE GPU を内蔵したメディアテック i300B SoC 搭載ボード。Neural Compute SDK のアカデミックバージョンと共に、Edge AI アプリケーション実行に理想的なプラットフォームにすることが出来ます。



### BeagleBone® Black

ビーグルボード製の BeagleBone Black。TI AM335x を搭載し、ARM Cortex-A8 プロセッサ 512MB DDR3 RAM、PowerVR SGX530 3D グラフィックスアクセラレータ、microSD カード、HDMI、イーサネット、USB 2.0、2x PRU 32 ビットマイクロコントローラを内蔵しています。

## 教材

教育パッケージは、プレゼンテーションスライド、講師用ガイド、学生マニュアル、演習、テスト問題、リファレンスガイドが含まれており、PDF とソース PowerPoint&Word 形式の両方で提供されます。

### (1) モバイルグラフィックス入門 v2.2 (2020 年版)

適用範囲	講義と研究室での、モバイルグラフィックスの一学期間コース	パートナー	BeagleBoard.org
対象学生	3 年生の学士/修士のゲーミングと CS の学生	ツールチェーン	PowerVR SDK
著者	Darren McKie, University of Hull, UK	ビデオ	アーキテクチャ, PVR フレームワーク, OpenGL ES 2.0, PVR Trace を使用したデバッグを含む 7 部構成
ハードウェア	Chrome Book、Andoroid Phone/タブレット, BeagleBone Black または: ソフトウェアエミュレータ	サポート	PowerVR 開発者フォーラムと IUP コースフォーラム
ビデオガイダンス	オンラインワークショップパッケージ ジとビデオが利用可能	言語	英語、簡体字/繁体字中国語
ダウンロード要請	<a href="https://university.imgtec.com/teaching-download/#MG">https://university.imgtec.com/teaching-download/#MG</a>		

## 内容

講義テーマ	週数	詳細
モバイルグラフィックス技術の入門	1	利用可能なグラフィックス API の紹介とそれらの違いについて比較解説します。
PowerVR Framework の基本と簡単なオブジェクト指向設計	1-2	PowerVR SDK を使いシンプルな三角形グラフィックスプログラムを記述します。メインの描画機能からとそれ自身のクラスへ三角形コードを分ける方法。
モバイルグラフィックスアーキテクチャの紹介	2-3	モバイル領域向けグラフィックスハードウェアの比較、消費電力や性能に関連する懸念を紹介し、OpenGL ES の利点でのあるクロスプラットフォーム/クロスコンパイルの理解。PowerVR グラフィックスアーキテクチャを事例解説します。
グラフィックス SDK とフォーラムの紹介	3-4	OpenGL ES3.2 までのモバイルグラフィックス SDK で使われる主な技術について学習し、SDK ユーティリティやフォーラムの使い方について学びます。
テクスチャリング	4-5	座標系や性能関連などテクスチャリングがどのように機能するかについて。
トランスフォーメーション	5	変形、回転など頂点に適用できるトランスフォーメーションとライティング適用の使い方。
OpenGL ES の基礎	6-7	OpenGL ES のコマンドとシェーダ言語の基礎について学びます。
OpenGL ES ライティング	7-8	場面における物体への照明のライティングモデルの違いと使い方について学びます。
反射と屈折	9	キューブマップの生成の仕方と反射や屈折の計算のための使い方について学びます。
Vulkan の紹介	9-10	Vulkan の紹介と OpenGL ES との比較

## (2) RVfpga:

### コンピュータアーキテクチャの完全理解コース

#### 適用範囲

2021 年の期間に次の 3 部を構成します。コンピュータアーキテクチャの基礎、RISC プロセッサの内部動作、CPU からシステムオンチップ設計へプロセスを完全解説する 1 学期間コース。

#### 対象学生

学士 デジタル設計&マイクロアーキテクチャ、コンピュータシステム&アーキテクチャ、学士/修士 先進コンピュータアーキテクチャ、修士 SoC 設計、修士 設計検証、学士/修士 組込システムプロジェクト、修士/博士 プロセッサアーキテクチャ

#### ダウンロード要請

<https://university.imgtec.com/rvfpga/>

#### 著者

Dr. Sarah Harris, University of Nevada, Las Vegas (U.S.)  
Dr. Daniel Chaver-Martínez, Universidad Complutense de Madrid (Spain)  
Zubair Kakakhel (AKZY Ltd; UK)

#### サポート

RVfpga フォーラム:  
<https://university.imgtec.com/forums/rvfpga>

#### 言語:

英語、中国語（簡体字&繁体字）、日本語、スペイン語、トルコ語

## グローバルチーム

このプロジェクトは、オリジナルの RISC プロセッサを開発したデビッド・パターンソン氏のアドバイスと触発されたグローバルチームの取り組みであり、最近では RISC-V が考案されました！

#### アカデミックアドバイザー:

Prof. David Patterson  
University of California,  
Berkeley

#### 寄稿者:

Olof Kindgren  
Qamcom Research &  
Technology Gothenburg,

#### 著者:

Prof. Daniel Chaver Martinez  
Complutense University of Madrid

Prof. Sarah Harris  
University of Nevada, Las Vegas

Zubair Kakakhel  
AZKY Tech Ltd. Birmingham, UK

#### 校閲者:

Prof. Roy Kravitz  
Portland State University, U.S.

#### 日本語翻訳者:

Prof. 天野 英晴  
慶應義塾大学

## Sponsors and Supporters



Western Digital



## 必要なツールとコンテンツ

### ソフトウェア

- Xilinx Vivado 2019.2 WebPACK
- Microsoft's Visual Studio Code
- PlatformIO with Chips Alliance platform, which includes: RISC-V Tool-chain, OpenOCD, Verilator HDL Simulator, WD Whisper ISS

### ハードウェア

- Digilent Nexys A7 or Nexys 4 DDR FPGA Board
- RISC-V Core & SoC
  - Core: Western Digital's SweRV EH1
  - SoC: Chips Alliance's SweRVolf

講義テーマ		詳細	
Lab 0	Introduction	<ul style="list-style-type: none"> <li>- Direct to Quick Start Guide or Getting Started Guide</li> <li>- Overview of Tools</li> <li>- Overview of Labs</li> </ul>	Lab 8
Lab 1	Vivado Project	<ul style="list-style-type: none"> <li>- Simulation (Verilator).</li> <li>- Creating a Vivado project using SweRVolf RTL (Verilog), generating a bitfile and downloading it onto the Nexys A7 FPGA board.</li> </ul>	Interrupt-driven GPIO <ul style="list-style-type: none"> <li>- Introduction to SweRVolf's interrupt support</li> <li>- Overview of the main changes to the controller</li> <li>- Examples in C and assembly</li> </ul>
Lab 2	C Programming	<ul style="list-style-type: none"> <li>- Example C program</li> </ul>	Lab 9
Lab 3	Assembly Programming	<ul style="list-style-type: none"> <li>- Simulation - using Whisper, the SweRV-ISS, Instruction Set Simulator</li> </ul>	Timers <ul style="list-style-type: none"> <li>- Understand the timer controller obtained from OpenCores an online community for the development of gateway IP (Intellectual Properties) Cores in the spirit of Free and Open Source collaboration.</li> <li>- Examples in C and assembly</li> </ul>
Lab 4	Function Calls	<ul style="list-style-type: none"> <li>- RISC-V ABI</li> <li>- Procedure Calling Convention</li> </ul>	Lab 10
Lab 5	C with Assembly Code	<ul style="list-style-type: none"> <li>- Embedding assembly code with C</li> </ul>	Serial Buses <ul style="list-style-type: none"> <li>- SPI, I2C, and UART</li> <li>- Understand the serial bus controllers obtained from OpenCores.</li> <li>- Examples in C and assembly</li> </ul>
Lab 6	Introduction to I/O	<ul style="list-style-type: none"> <li>- Program-driven GPIO</li> <li>- Overview of Nexys A7 I/O</li> <li>- C and Assembly Programs</li> </ul>	Lab 11-15
Lab 7	7-Segment Displays	<ul style="list-style-type: none"> <li>- Build 7-segment display decoder for driving Nexys A7's built-in 7-segment displays</li> <li>- Examples in C and assembly</li> </ul>	Understanding and Modifying the RISC-V Datapath <ul style="list-style-type: none"> <li>- Diagram of the core structure</li> <li>- Instruction flow through the pipeline</li> <li>- Hazards and how to deal with them</li> <li>- Implement new instructions and execute them on the board (use</li> <li>- Understand the Branch Predictor and make some changes to it</li> <li>- Understand superscalar processing</li> </ul>
			Lab 16-20
			Understanding and Modifying the RISC-V Memory Hierarchy - Understand the operation of the memory hierarchy including cache hits and misses. <ul style="list-style-type: none"> <li>- Test different cache sizes, configurations and management policies</li> <li>- Understand the cache controller</li> <li>- Understand the ICCM and DCCM</li> </ul>
			Lab 21+
			+ potential additional lab(s)



### (3) RISC-V ガイド

RISC-V のライセンス、ソフトウェア、およびハードウェア  
に対する教師、学生、開発者向けの入門書

#### RISC-V ガイド

イマジネーションは、最新GPU内部のファームウェアプロセッサとしてRISC-Vを使用しており、この重要な技術の教育普及を先導する取組を推進しています。

「IUP」イマジネーションユニバーシティプログラムの一環として、Digi-Key と提携し、RISC-V に焦点を当てた技術ガイドを作成しました。簡潔で、理解し易く、実践的内容です。組込システム開発における 35 年の経験を元にしたリチャード・J・シコラ氏の著書です！

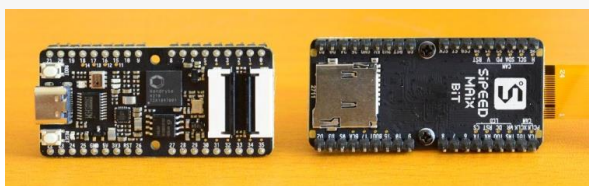
#### 内容

RISC-V: 歴史と独自機能

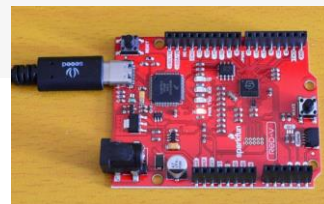
- ライセンス
- 技術がどこに向かっているのか..
- 実装の初期の事例
- 3 つの実装を使用したハンズオン:
  - (1) Seeed Technologies Maix BiT ボード上の Kendryte CPU を使用して Linux を実行する MPU マイクロプロセッサ。
  - (2) SparkFun RED-V 「レッドボード」上の SiFive SoC を使用した MCU マイクロコントローラ。
  - (3) Xilinx の FPGA 上に Western Digital の「SweRV」EH1 コアを実装する「ソフトコア」。本プロジェクトは「RVfpga」と呼ばれ、コンピュータアーキテクチャの学部コースとして迅速に採用されています。

#### ダウンロード要請

<https://university.imgtec.com/teaching-download/#RVGuide>



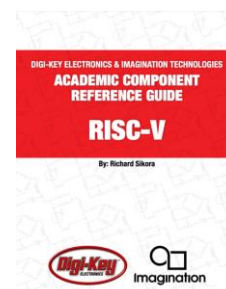
1. SiPeed Maix Bit



2. SparkFun RED-V



3. Digilent Nexys A-7



4. Cover – Guide to RISC-V

## (4) ビーグルで遊ぼう - GPU探究

人気のBeagleBone Black上でGPUを使ったOpen CLの研究

### The BeagleBone ® Black

BeagleBone ®Blackは何百万人ものユーザーに支持される開発プラットフォームです：学生、愛好家、開発者。その人気が高まるにつれて、業界開発者に選ばれるシングルボードLinux コンピュータになりました。

ビーグルの心臓部である TI(テキサスインスツルメンツ)「Sitara™」システムオンチップにはイメージネーションの SGX530 GPU が内蔵されています。これまではシステム図の一ブロックに過ぎず、ほとんどのビーグルユーザーにとっては「ブラックボックス」でした。ビーグルの人気を受け、イメージネーションは GPU の制限を開放しました。

イアン ハンター博士は、Sitara SoC が最初に登場したとき TI に在籍していましたが、その後、このプラットフォームの先導的な独立した開発者になりました。彼ほどビーグルを理解している人はいません！

### グラフィックス

「モバイルグラフィックス入門、2020 年版」のほぼすべての素材がビーグルで実行され、基本的な事例のいくつかを実践しています。

### OpenCL の実行

ハンター博士は Beagle Black システムの興味深く、非常に複雑な部分を通して、実用的な方法について取り組みます。博士は GPU に OpenCL を実装し、アプリケーションを実行する方法を紹介します。

- イメージネーションは、初心者のために GPU 上で並列計算処理を実行できるように、SGX530 上で動作する Open CL ドライバーをリリースしています。
- パッケージには、OpenCL ドライバーと使用方法について実用的な詳しい説明が含まれています。
- 最初の Beagle ボードの事例として、オーディオサンプルレート変換を GPU 上で実行します。

### ダウンロード要請

<https://university.imgtec.com/teaching-download/#FWB>

### ビデオガイダンス

- ビーグルで遊ぼうのビデオコンテンツリスト：
- 準備
- BeagleBone Black のブート
- SDK の構成
- SDK のコンパイル
- BeagleBone Black OpenCL の構築事例
- BeagleBone Black OpenCL の実行
- OpenCL オーディオのビルド
- ALSA OpenCL の実行

<https://university.imgtec.com/fun-with-beagle-video/>



Fig - BeagleBone Black

## (5) エッジ AI - 原理と実践

精密な決定版。学部生のための基礎コース  
開発中 - 2021年Q4リリース

### 適用範囲

本コースは、9つの実習ユニットの開発をベースにしており、エッジAIの基礎的なアルゴリズムと代表的なアプリケーションのほとんどをカバーし、ケーススタディ形式に続き、標準的な一学期コースに適しています。

### 対象者 と 言語

EE/CS 学士3年生  
英語、簡体字中国語、繁体字中国語..

### ハードウェア プラットフォーム:

イメージーションのニューラルコンピューティング  
ソフトウェア開発キットを実行できる SEEED Studio  
製「Pumpkin」i300 ボード

### 著者

Prof. Luis Pinuel Moreno &  
Prof. Francisco D. Igual  
- Universidad Complutense de Madrid (Spain)

Prof. Xiaohui Duan - Peking University (China)

### サポート

IUP フォーラム:

<https://university.imgtec.com/forums/edge-ai/>

### コース概要

モジュール	ユニット	コース
モジュール 1. エッジAI入門	1. はじめに	講義 1: エッジ AI 入門
		実習 1: はじめての Pumpkin プラットフォームと NCSDK
	2. エッジ上でのデータ収集と処理	講義 2: 画像処理の基礎
		実習 2: OpenCV による画像取得と処理
	3. エッジ上での機械学習入門	講義 3: 機械学習入門
		実習 3: Pumpkin 上での基本的な機械学習
モジュール2 イメージビジョン (視覚情報処理)	4. 画像分類	講義 4: エッジデバイス上での画像分類
		実習 4: Pumpkin ボード上で NCSDK を使った画像分類器の開発
	5. 物体検出	講義 5: エッジデバイス上での物体検出
		実習 5: 自動運転車向けの物体検出
	6. 画像領域分割	講義 6: 画像領域分割
		実習 6: エッジ監視カメラ向けの画像領域分割
モジュール3 音声、自然言語処理	7. 自動音声認識 (ASR)	講義 7: エッジデバイス向けの自動音声認識
		実習 7: エッジデバイスの音声制御
	8. 自然言語処理 (NLP)	講義 8: NLP の基礎
		実習 8: エッジデバイス上での自動応答
モジュール4 先進的な話題	9. 先進の NCSDK と OpenCL	講義 9: 先進の NCSDK と OpenCL 活用
		実習 9: OpenCL を活用した前処理と後処理

# IUP オンライン ハブ

## IUP ウェブサイト

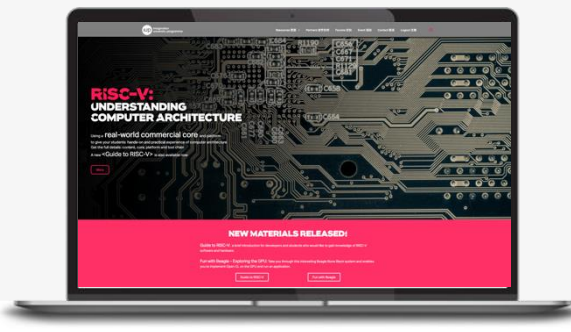
イマジネーションのサービスへのアクセスは IUP のウェブサイトを集約されています。： 教材、ビデオガイダンス、フォーラム、推奨ハードウェア、推奨テキスト、写真、ニュース、ワークショップ/イベントリスト。

## IUP への参加

1. <http://university.imgtec.com/register/>にて、オンライン登録をします。
2. 確認メールからアカウントを有効にします。
3. IUP 教材のページをご覧ください：\_ <https://university.imgtec.com/teaching-download/>
  - 必要な教材を要請
  - 利用目的、予定を入力
4. ダウンロードは 通常 48 時間以内に承認されます。

## IUP ホームページ

: <https://university.imgtec.com>



## 登録または要請が困難な場合

こちらのメニューバーから、当社のウェブサイト上の FAQ を確認してください：

Contact 联系

How to join 如何加入

Login 登录

Register 注册

対話と効果的なサポートのために：IUP、カリキュラム、訪問やトレーニングに関するお問い合わせのために IUP フォーラムを運営しています。：

<http://university.imgtec.com/forums/>

## 当社のパートナー

クラス最高のトレーニング、ハードウェア&ソフトウェアツールを提供するパートナー様に深く感謝の意を表します。

## 業界パートナー

### アカデミックパートナー

