



THE IMAGINATION UNIVERSITY PROGRAMME

RVfpga-SoC

ラボ1ソリューションの手順

1. 概要

このラボのソリューションには、Vivado 2019.2 WebpackおよびDigilentボードのファイルのインストールが必要です。これらは、RVfpgaSoCのインストールガイドの詳細な手順に従って、ダウンロードしてインストールできます。

- Vivado 2019.2 Webpack (インストールガイド (04ページ) を参照)
- Digilentボードファイル (インストールガイド (No.05ページ) を参照)

このラボのプロジェクトはVivado 2019.2 Webpackで作成されており、同じバージョンのVivadoでのみ機能します。

このラボのプロジェクトは、パスの競合を避けるため、下記の場所に配置する必要があります。

`[RVfpgaSoCPath]/RVfpgaSoC/Labs/LabSolution/Lab1`

2. 極めて重要な警告

ブロック設計を開いて「Refresh IP Catalog」をクリックすると、2件の警告がポップアップ表示されることがあります（図1および2を参照）。OKをクリックして、これらの警告メッセージを無視します。

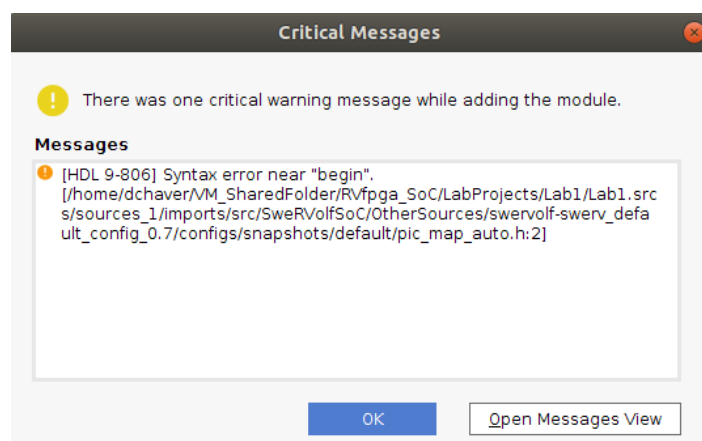


図1：警告のポップアップ

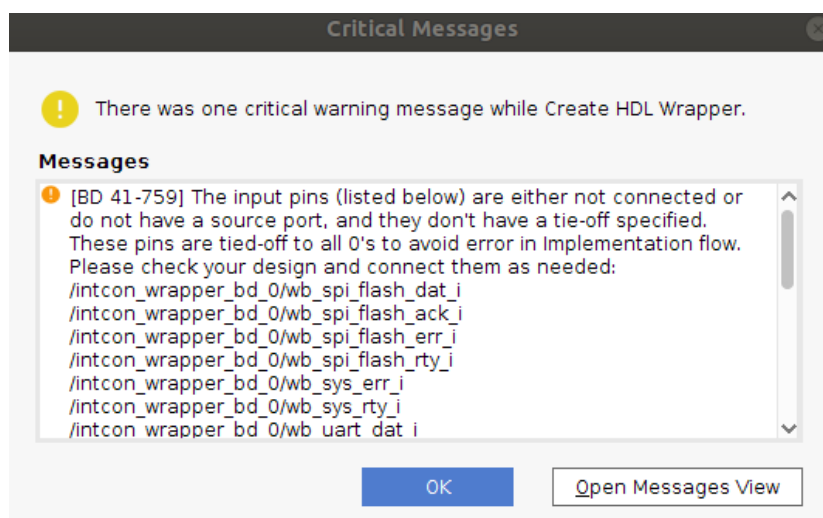


図2：警告のポップアップ

このラボのプロジェクトが次記のパスにない場合：

`[RVfpgaSoCPath]/RVfpgaSoC/Labs/LabSolution/Lab1`

以下の極めて重要な警告メッセージが表示されることがあります（図3を参照）。

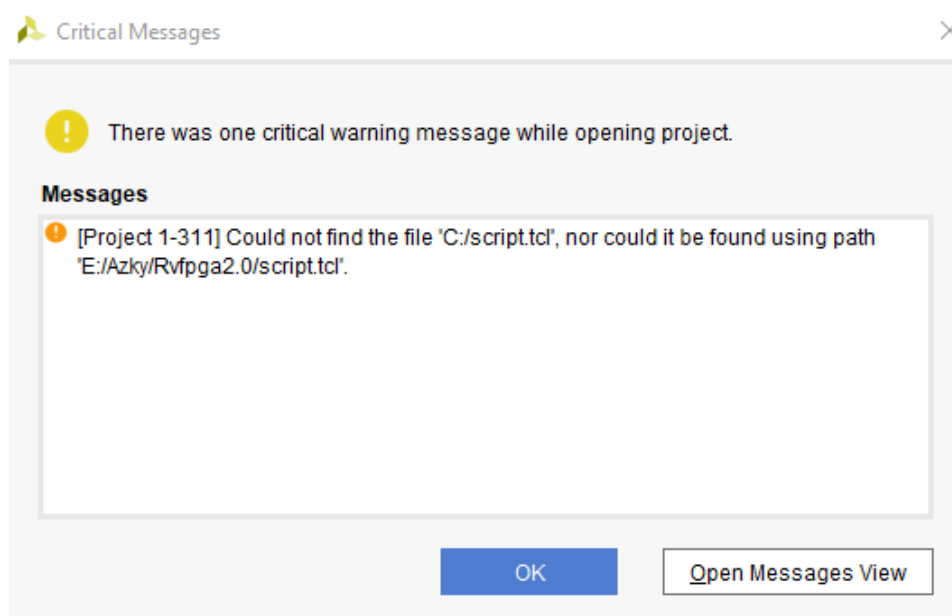


図3：警告のポップアップ

この警告メッセージが表示された場合は、「script.tcl」ファイルに適切なパスを与える必要があります。

Tools > Settings > Bitstreamに移動します。「tcl.pre」をクリックします。

以下のパスから「script.tcl」ファイルを追加します。

`[RVfpgaSoCPath]/RVfpgaSoC/Labs/LabResources/Lab1/script.tcl`

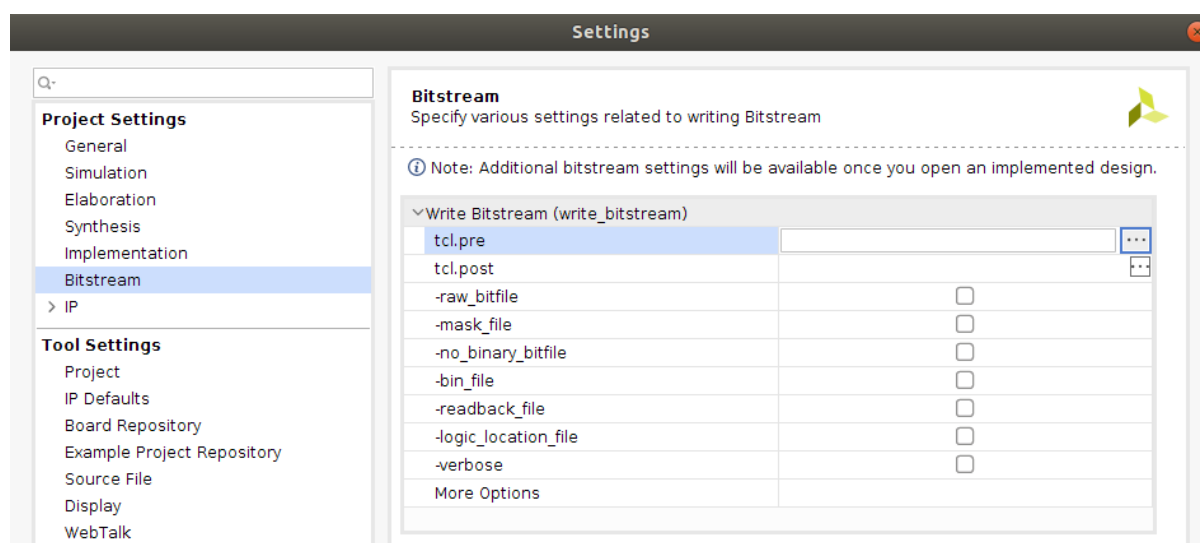


図4：設定