



THE IMAGINATION UNIVERSITY PROGRAMME

RVfpga-SoC

Lab 1 솔루션 지침

1. 소개

이 Lab 솔루션을 사용하려면 Vivado 2019.2 Webpack 및 Digilent Board 파일을 설치해야 합니다. RVfpgaSoC 의 설치 가이드에 제공된 자세한 지침에 따라 다운로드하고 설치할 수 있습니다.

- Vivado 2019.2 Webpack (설치가이드 04 페이지참조)
- Digilent Board Files (설치가이드 05 페이지 참조)

이 Lab 프로젝트는 Vivado 2019.2 Webpack 에서 생성되었으며 동일한 버전의 Vivado 에서만 작동합니다.

경로 충돌을 방지하려면 이 실습 프로젝트를 다음 위치에 배치해야 합니다.

`[RVfpgaSoCPath]/RVfpgaSoC/Labs/LabSolution/Lab1`

2. 중요한 경고

블록 디자인을 열고 "IP 카탈로그 새로 고침"을 클릭하면 몇 가지 경고가 나타날 수 있습니다(그림 1 및 2 참조). OK 를 클릭하여 이러한 경고 메시지를 무시하십시오.

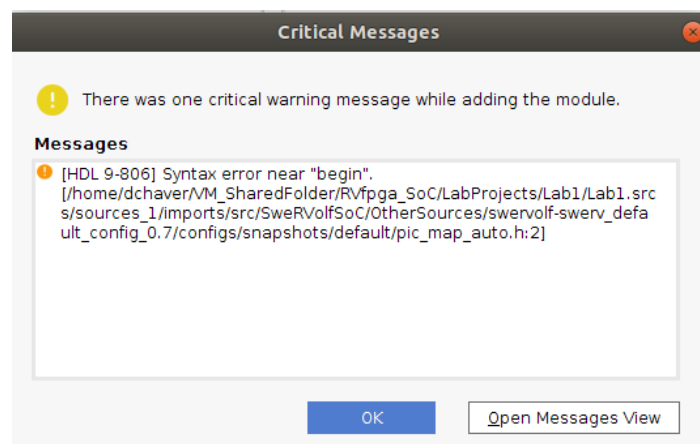


그림 1. 경고 팝업

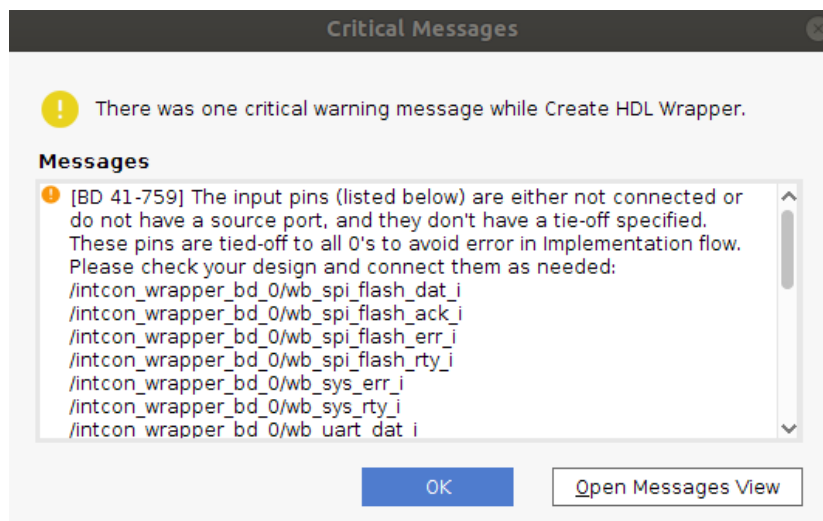


그림 2. 경고 팝업

이 실습 프로젝트가 다음 경로에 배치되지 않은 경우:

`[RVfpgaSoCPath]/RVfpgaSoC/Labs/LabSolution/Lab1`

다음과 같은 중요한 메시지 경고가 표시될 수 있습니다(그림 3 참조).

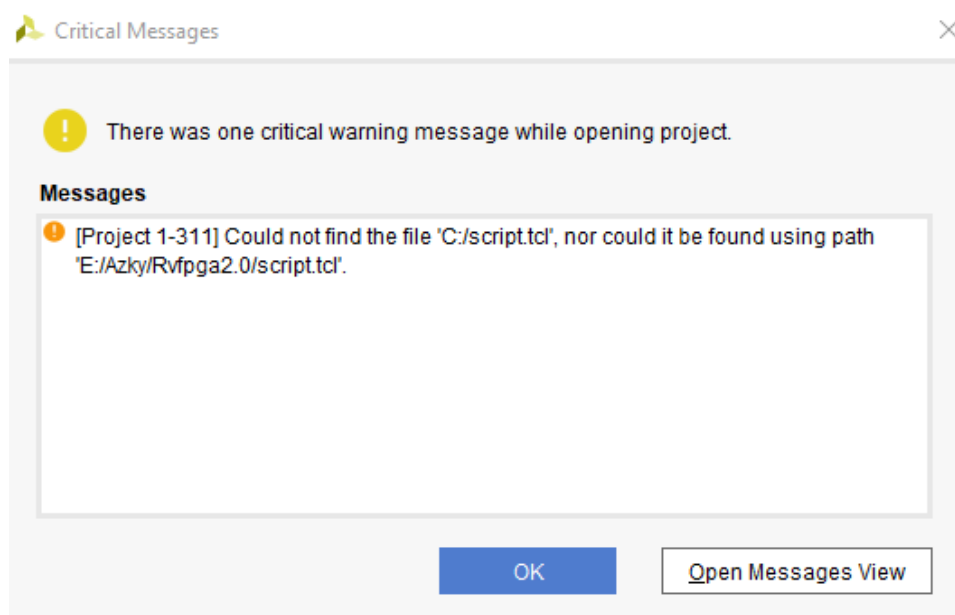


그림 3. 경고 팝업

이 경고 메시지의 경우 "script.tcl" 파일에 대한 올바른 경로를 제공해야 합니다.

도구(Tools) > 설정(Settings) > Bitstream 으로 이동할 수 있습니다.

"tcl.pre"를 클릭하십시오.

다음 경로에서 "script.tcl" 파일을 추가합니다.

[RVfpgaSoCPath]/RVfpgaSoC/Labs/LabResources/Lab1/script.tcl

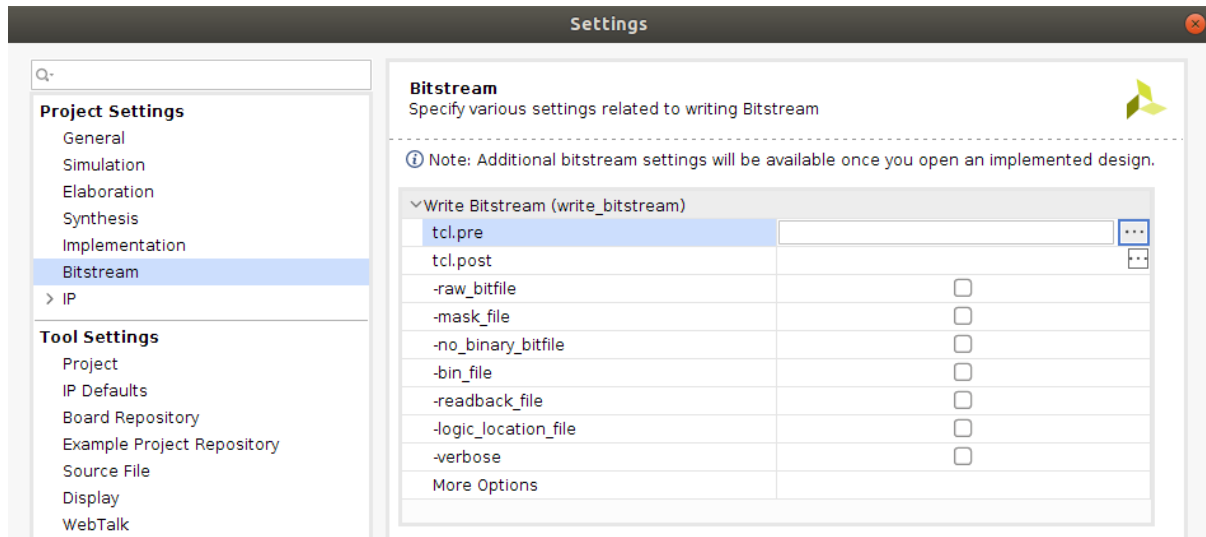


그림 4. 설정