

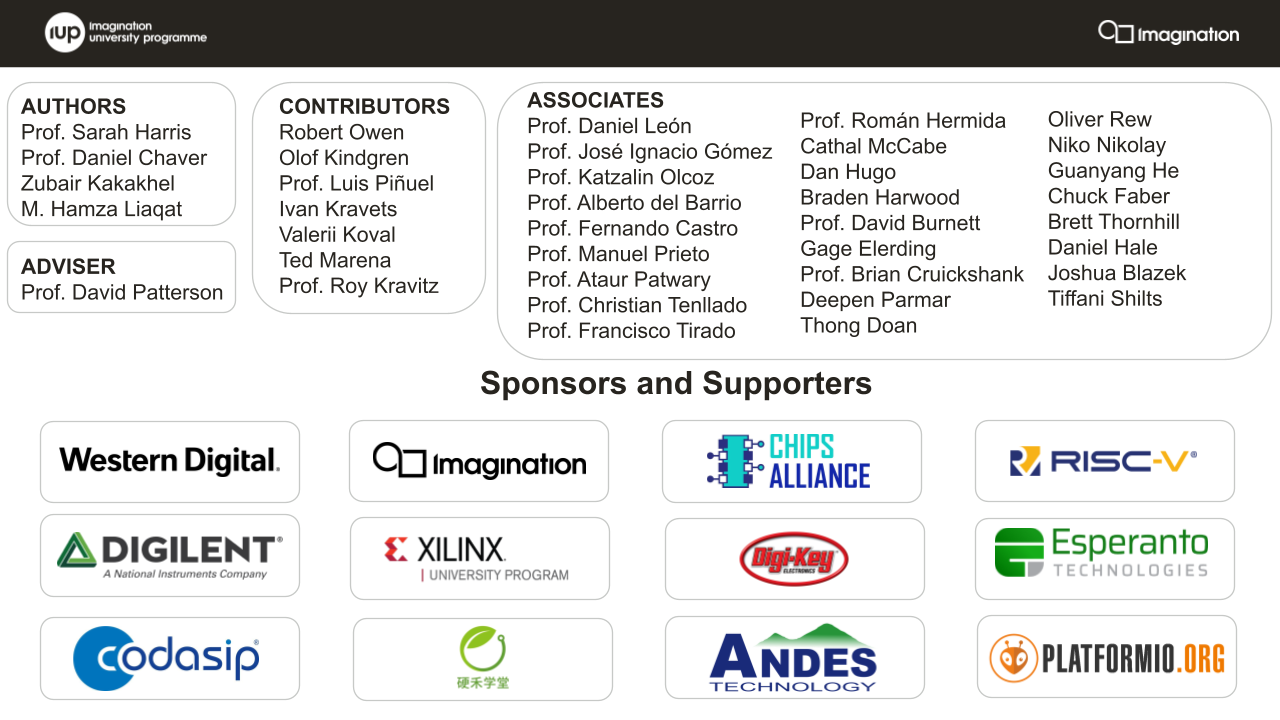
**Imagination大學計劃**

**RVfpga-SoC**

**入門指南**

# 

# 致謝



**作者**

* Sarah Harris教授（<https://www.linkedin.com/in/sarah-harris-12720697/>）
* Daniel Chaver教授（<https://www.linkedin.com/in/daniel-chaver-a5056a156/>）
* Zubair Kakakhel（<https://www.linkedin.com/in/zubairlk/>）
* M. Hamza Liaqat（<https://www.linkedin.com/in/muhammad-hamza-liaqat-ab73a0195/>）

**顧問**

* David Patterson教授（<https://www.linkedin.com/in/dave-patterson-408225/>）

**貢獻者**

* Robert Owen（<https://www.linkedin.com/in/robert-owen-4335931/>）
* Olof Kindgren（<https://www.linkedin.com/in/olofkindgren/>）
* Luis Piñuel教授（<https://www.linkedin.com/in/lpinuel/>）
* Ivan Kravets（<https://www.linkedin.com/in/ivankravets/>）
* Valerii Koval（<https://www.linkedin.com/in/valeros/>）
* Ted Marena（<https://www.linkedin.com/in/tedmarena/>）
* Roy Kravitz教授（<https://www.linkedin.com/in/roy-kravitz-4725963/>）

**聯合作者**

* José Ignacio Gómez教授（[https://www.linkedin.com/in/jos%C3%A9-ignacio-gomez-182b981/](https://www.linkedin.com/in/josé-ignacio-gomez-182b981/)）
* Christian Tenllado教授（<https://www.linkedin.com/in/christian-tenllado-31578659/>）
* Daniel León教授（[www.linkedin.com/in/danileon-ufv](http://www.linkedin.com/in/danileon-ufv)）
* Katzalin Olcoz教授（<https://www.linkedin.com/in/katzalin-olcoz-herrero-5724b0200/>）
* Alberto del Barrio教授（[https://www.linkedin.com/in/alberto-antonio-del-barrio-garc%C3%ADa-1a85586a/](https://www.linkedin.com/in/alberto-antonio-del-barrio-garcía-1a85586a/)）
* Fernando Castro教授（<https://www.linkedin.com/in/fernando-castro-5993103a/>）
* Manuel Prieto教授（<https://www.linkedin.com/in/manuel-prieto-matias-02470b8b/>）
* Francisco Tirado教授（[https://www.linkedin.com/in/francisco-tirado-fern%C3%A1ndez-40a45570/](https://www.linkedin.com/in/francisco-tirado-fernández-40a45570/)）
* Román Hermida教授（<https://www.linkedin.com/in/roman-hermida-correa-a4175645/>）
* Cathal McCabe（<https://www.linkedin.com/in/cathalmccabe/>）
* Dan Hugo（<https://www.linkedin.com/in/danhugo/>）
* Braden Harwood（<https://www.linkedin.com/in/braden-harwood/>）
* David Burnett（<https://www.linkedin.com/in/david-burnett-3b03778/>）
* Gage Elerding（<https://www.linkedin.com/in/gage-elerding-052b16106/>）
* Brian Cruickshank（<https://www.linkedin.com/in/bcruiksh/>）
* Deepen Parmar（<https://www.linkedin.com/in/deepen-parmar/>）
* Thong Doan（<https://www.linkedin.com/in/thong-doan/>）
* Oliver Rew（<https://www.linkedin.com/in/oliver-rew/>）
* Niko Nikolay（<https://www.linkedin.com/in/roy-kravitz-4725963/>）
* Guanyang He（<https://www.linkedin.com/in/guanyang-he-5775ba109/>）
* Ataur Patwary教授（<https://www.linkedin.com/in/ataurpatwary/>）
* Chuck Faber[（https://www.linkedin.com/in/chuck-faber-3b502339/](https://www.linkedin.com/in/chuck-faber-3b502339/)）
* Brett Thornhill（<https://www.linkedin.com/in/brett-d-thornhill/>）
* Daniel Hale（<https://www.linkedin.com/in/daniel-lee-hale/>）
* Joshua Blazek（<https://www.linkedin.com/in/joshuablazek/>）
* Tiffani Shilts（<https://linkedin.com/in/tiffanishilts>/）

**表1. RVfpga術語**

|  |  |
| --- | --- |
| **名稱** | **說明** |
| **課程** | |
| **RVfpga** | 一門介紹如何使用RVfpgaNexys、RVfpgaSim和RISC-V晶片上系統（System-on-Chip，SoC）的課程，內容涵蓋通過新增週邊設備來執行程式和擴展系統（RVfpga實驗1-10），以及通過執行模擬、測量效能、新增指令和修改記憶體系統來探究核心和記憶體統（RVfpga實驗11-20）。在本課程中，使用者還將學習如何使用RISC-V工具鏈（編譯器和偵測工具）和模擬器、Verilator HDL模擬器，以及Western Digital的Whisper指令集模擬器（Instruction Set Simulator，ISS）。 |
| **RVfpga-SoC** | 一門介紹如何使用SweRV核心、記憶體和週邊設備等構件，從頭開始構建SweRVolfX SoC子集的課程。本課程還介紹如何將Zephyr即時作業系統（Real-Time Operating System，RTOS）載入到SweRVolf上，以及如何基於該作業系統執行包括Tensorflow Lite的hello world範例在內的程式。 |
| **核心和SoC** | |
| **SweRV EH1 核心** | 由Western Digital開發的開放原始碼商用RISC-V核心  （<https://github.com/chipsalliance/Cores-SweRV>）。 |
| **SweRV EH1 核心組合** | 一種增加了記憶體（ICCM、DCCM和指令快取）、可編程中斷控制器（Programmable Interrupt Controller，PIC）、匯流排介面和偵錯單元的SweRV EH1核心（<https://github.com/chipsalliance/Cores-SweRV>）。 |
| **SweRVolfX** | 我們在RVfpga課程中使用的晶片上系統。它是SweRVolf的延伸模組。  **SweRVolf**（<https://github.com/chipsalliance/Cores-SweRVolf>）：一種圍繞SweRV EH1核心組合構建的開放原始碼SoC。它增加了開機ROM、UART介面、系統控制器、互連（AXI互連、Wishbone互連和AXI轉Wishbone橋接器）以及SPI控 制器。  **SweRVolfX**：與SweRVolf相比增加了四個新的週邊設備：GPIO、PTC、另一個SPI，以及用於8位7段顯示器的控制器。 |
| **RVfpgaNexys** | 以Nexys A7電路板及其週邊設備為目標的SweRVolfX SoC。它增加了DDR2介面、CDC（時鐘域交叉）單元、BSCAN邏輯（用於JTAG介面）和時鐘產生器。  RVfpgaNexys與SweRVolf Nexys基本相同（<https://github.com/chipsalliance/Cores-SweRVolf>），只是後者基於SweRVolf。 |
| **RVfpgaSim** | 一種具有測試平台包裝程式和AXI記憶體的SweRVolfX SoC，用於模擬用途。  RVfpgaSim與SweRVolf Sim基本相同（<https://github.com/chipsalliance/Cores-SweRVolf>），只是後者基於SweRVolf。 |

# RVfpga-SoC實驗概述

本RVfpga-SoC課程介紹如何使用提供的構件和基於視覺區塊的設計方法，從頭開始構建RISC-V SoC。構件包括SweRV EH 1 CPU核心、互連、開機ROM、系統控制器和GPIO控制器。使用者使用區塊設計方法建立的SoC是SweRVolfX的子集。後續實驗將介紹如何在SoC上執行程式，將區塊設計SoC與使用FuseSoC構建的SweRVolf進行比較，在SweRVolf上執行Zephyr即時作業系統，以及在SweRVolf上執行Tensorflow Lite Hello-World範例。

RVfpga-SoC實驗已使用以下平台完成建構：

* 作業系統：Ubuntu 18.04 LTS
  + 實驗1和實驗2可以在Windows 10上輕鬆執行。實驗3、4和5僅使用在Linux環境中執行的一些套件。Windows 10使用者可以使用[適用於Linux的Windows子系統](https://docs.microsoft.com/en-us/windows/wsl/install-win10)執行實驗的模擬部分。
* 硬體目標（可選）：Nexys A7-100T電路板（或Nexys 4 DDR電路板）
* 全系統模擬器：Verilator

在開始RVfpga-SoC實驗之前，必須已按照RVfpga-SoC安裝指南安裝好相關軟體。安裝指南逐一說明了每個實驗的安裝過程。安裝指南的結構如下所示：

* **實驗1的安裝：**安裝Vivado 2019.2 Web Pack、纜線驅動程式和Digilent電路板檔案。
* **實驗2的安裝：**安裝Visual Studio Code（VScode）、PlatformIO、Verilator版本4.106和GTKWave。
* **實驗3的安裝：**安裝FuseSoC和OpenOCD。
* **實驗4的安裝：**安裝Zephyr依存檔、west、CMake、PuTTY和Zephyr SDK版本0.12.4。

如果您已完成RVfpga課程，則大部分軟體應已完成安裝。

確保您已將從Imagination大學計劃下載的***RVfpgaSoC***資料夾複製到電腦。我們將資料夾RVfpgaSoC所在的目錄絕對路徑稱為[*RVfpgaSoCPath*]。最好將**RVfpgaSoC**資料夾置於主目錄下，即：/home/<username>/RVfpgaSoC

我們提供以下實驗：

* **實驗1**：RVfpga-SoC簡介
* **實驗2**：在RVfpga-SoC上執行軟體
* **實驗3**：SweRVolf和FuseSoC簡介
* **實驗4**：在SweRVolf上執行Zephyr
* **實驗5**：在SweRVolf上執行Tensorflow Lite

這些實驗介紹如何通過核心和其他構件建立SoC（實驗1），如何使其以FPGA為目標並在新建立的SoC上執行程式（實驗2），如何將基於FuseSoC的SoC（SweRVolf）用於SweRV EH1（實驗3），如何將即時作業系統（RTOS）新增到SweRVolf（實驗4），以及如何在SweRVolf上執行Tensorflow Lite的Hello World範例（實驗5）。

RVfpgaSoC/Labs/資料夾的結構如下：

* **LabInstructions：**每個實驗的說明。
* **LabProjects：**將建立的專案所在的資料夾。
  + Lab1：實驗1 Vivado專案的目錄。
  + SweRVolf：實驗3、4和5的目錄
* **LabResources：**執行實驗時使用的資源。
* **LabSolutions：**實驗解決方案。

**講師在向學員分發RVfpgaSoC之前應先刪除此資料夾。**