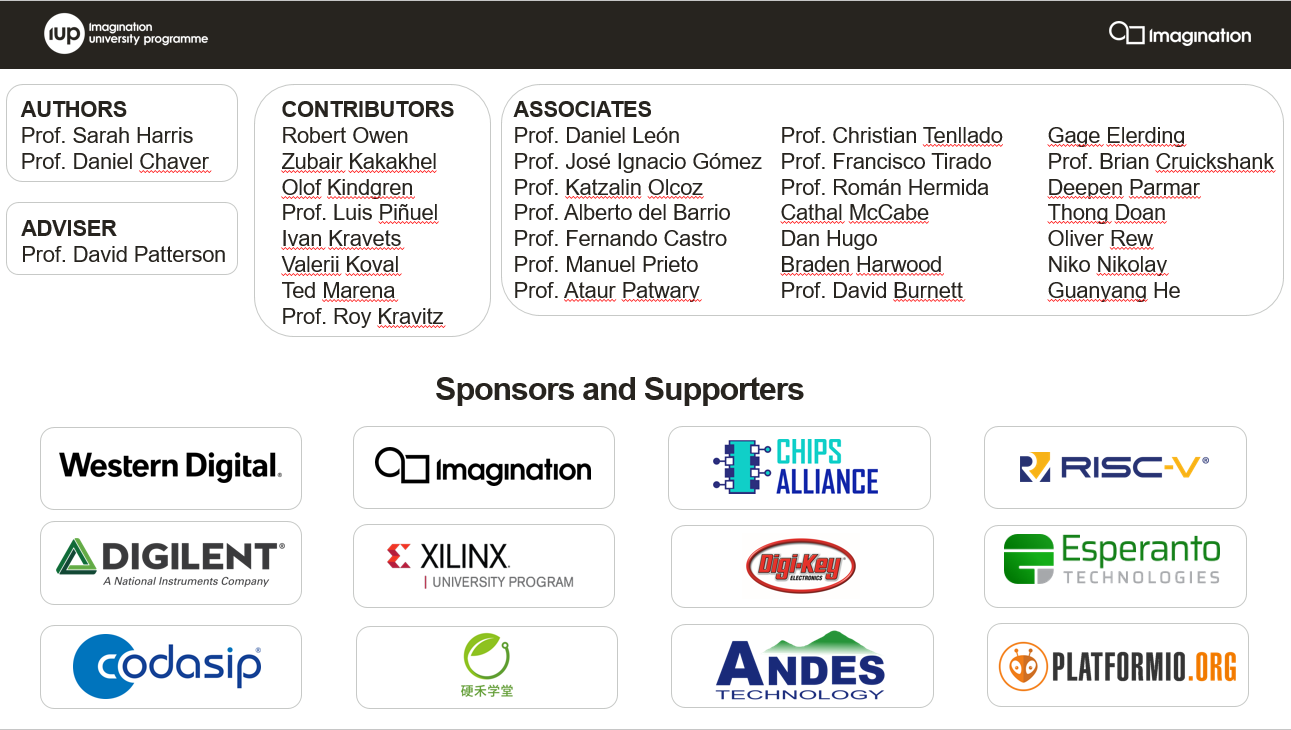


**THE IMAGINATION UNIVERSITY PROGRAMME**

**RVfpga Deney 0**

**RVfpga Deneylerinin Tanıtımı**

# Sayılanlar



**YAZARLAR**

* Prof. Sarah Harris (<https://www.linkedin.com/in/sarah-harris-12720697/>)
* Prof. Daniel Chaver (<https://www.linkedin.com/in/daniel-chaver-a5056a156/>)

**DANIŞMAN**

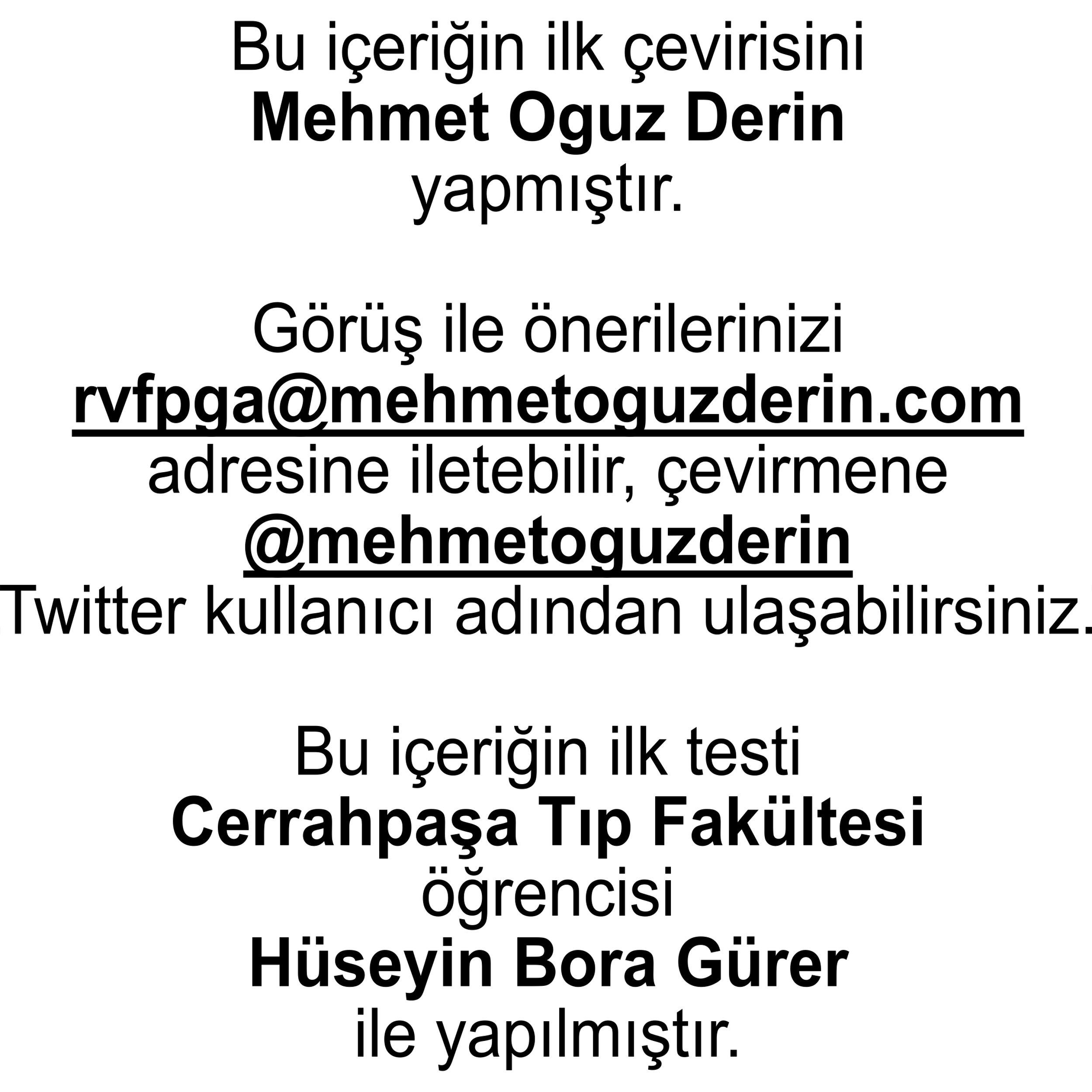
* Prof. David Patterson (<https://www.linkedin.com/in/dave-patterson-408225/>)

**KATKIDA BULUNANLAR**

* Robert Owen (<https://www.linkedin.com/in/robert-owen-4335931/>)
* Zubair Kakakhel (<https://www.linkedin.com/in/zubairlk/>)
* Olof Kindgren (<https://www.linkedin.com/in/olofkindgren/>)
* Prof. Luis Piñuel (<https://www.linkedin.com/in/lpinuel/>)
* Ivan Kravets (<https://www.linkedin.com/in/ivankravets/>)
* Valerii Koval (<https://www.linkedin.com/in/valeros/>)
* Ted Marena (<https://www.linkedin.com/in/tedmarena/>)
* Prof. Roy Kravitz (<https://www.linkedin.com/in/roy-kravitz-4725963/>)

**ORTAKLAR**

* Prof. Daniel León ([www.linkedin.com/in/danileon-ufv](http://www.linkedin.com/in/danileon-ufv))
* Prof. José Ignacio Gómez (<https://www.linkedin.com/in/jos%C3%A9-ignacio-gomez-182b981/>)
* Prof. Katzalin Olcoz (<https://www.linkedin.com/in/katzalin-olcoz-herrero-5724b0200/>)
* Prof. Alberto del Barrio (<https://www.linkedin.com/in/alberto-antonio-del-barrio-garc%C3%ADa-1a85586a/>)
* Prof. Fernando Castro (<https://www.linkedin.com/in/fernando-castro-5993103a/>)
* Prof. Manuel Prieto (<https://www.linkedin.com/in/manuel-prieto-matias-02470b8b/>)
* Prof. Christian Tenllado (<https://www.linkedin.com/in/christian-tenllado-31578659/>)
* Prof. Francisco Tirado (<https://www.linkedin.com/in/francisco-tirado-fern%C3%A1ndez-40a45570/>)
* Prof. Román Hermida (<https://www.linkedin.com/in/roman-hermida-correa-a4175645/>)
* Cathal McCabe (<https://www.linkedin.com/in/cathalmccabe/>)
* Dan Hugo (<https://www.linkedin.com/in/danhugo/>)
* Braden Harwood (<https://www.linkedin.com/in/braden-harwood/> )
* David Burnett (<https://www.linkedin.com/in/david-burnett-3b03778/>)
* Gage Elerding (<https://www.linkedin.com/in/gage-elerding-052b16106/>)
* Brian Cruickshank (<https://www.linkedin.com/in/bcruiksh/>)
* Deepen Parmar (<https://www.linkedin.com/in/deepen-parmar/>)
* Thong Doan (<https://www.linkedin.com/in/thong-doan/>)
* Oliver Rew (<https://www.linkedin.com/in/oliver-rew/>)
* Niko Nikolay (<https://www.linkedin.com/in/roy-kravitz-4725963/>)
* Guanyang He (<https://www.linkedin.com/in/guanyang-he-5775ba109/>)
* Prof. Ataur Patwary (<https://www.linkedin.com/in/ataurpatwary/>)



# RVfpga Deneylerinin Tanıtımı

Buradaki RVfpga Deneyleri RISC-V donanımının, yazılımının uygulamayla anlanmasını sağlar. RVfpga Deneylerine başlamadan önce Imagination University Programme’in (<https://university.imgtec.com/>) sağladığı RVfpga İlk Kullanım Kılavuzunu bitirmiş olman gerekir. Örneğin, daha yapmadıysan, Xilinx’in Vivado’sunu, PlatformIO’yu, Verilator’ü o kılavuzdaki yönergeleri izleyerek kur.Ayrıca, Imagination’ın University Programme’den indirdiğin ***RVfpga*** klasörünü kendi makinene kopyaladığının sağlamasını yap. RVfpga klasörünü koyduğun dizinin mutlak yolunu [*RVfpgaPath*] olarak adlandıracağız. RVfpga/src klasörü deneyler boyunca kullanacağımız, değiştireceğimiz RISC-V Yongadaki Sistem RVfpga için Verilog, SystemVerilog kaynaklarını içerir. RVfpga/Labs klasörü Deney 1’den 10’a değin kullanacağın kaynakları içerir. Şu deneyler sağlanır:

* Deney 0: RVfpga Deneylerinin Tanıtımı
* Deney 1: Bir Vivado Projesi Oluşturma
* Deney 2: C Programlaması
* Deney 3: RISC-V Çevirici Dili
* Deney 4: İşlev Çağrıları
* Deney 5: Görüntü İşleme: C & Çevirici
* Deney 6: Girdi/Çıktıya Giriş
* Deney 7: 7-Kesimli Ekranlar
* Deney 8: Zamanlayıcılar
* Deney 9: Kesinti-güdümlü Girdi/Çıktı
* Deney 10: Dizisel Veri Yolları

Buradaki deneyler RVfpga kaynak kodunun nasıl açılıp nasıl bir Alanda-Programlanabilir Geçit Dizisine hedefleneceğini (Deney 1’de), RVfpga’de programların nasıl çalıştırılacağını (2-5 arası Deneylerde), RVfpga’in çevre birimleri eklemek için nasıl değiştirileceğini (6-10 arası Deneylerde) gösterir. Buradaki deneyleri kullanmak için gereken yazılımlar, donanımlar için RVfpga İlk Başlangıç Kılavuzundaki Tablo 1’e göz at.

Bir Nexys A7 Alanda-Programlanabilir Geçit Dizisi kartına (ya da Nexys 4 DDR kartına) erişimin yoksa Whisper (Western Digital’in Yönerge Kümesi Simülatörü) ile Verilator’ü (bir açık-kaynak Donanım Tanım Dili simülatörü) kullanarak da buradaki deneyleri bitirebilirsin.

RVfpga/Labs/ klasörünün düzeni şöyledir:

* **LabInstructions:** Deney başına, alıştırmalarını da kapsayan, yönergeler.
* **Lab1, Lab2,…:** Deneyleri bitirirken kullanılacak kaynaklar
* **RVfpgaLabsSolutions:** Deney başına alıştırma çözümleri. **Eğitmenler RVfpga’i öğrencilere dağıtmadan önce bu klasörü kaldırmalıdır**.
  + **Programs\_Solutions:** deney alıştırmaları için yazılımların çözümleri
  + **RVfpga\_Solutions:** Deney alıştırmaları (6-10 arası Deneyler) kılavuzluğunda genişletilmiş olan değiştirilmiş RVfpga kaynak kodu (Verilog ile SystemVerilog). Kaynak kodu veri akışının (rvfpga.bit) da sağlandığı [RVfpgaPath]/RVfpga/Labs/RVfpgaLabsSolutions/RVfpga\_Solutions/src klasöründedir. RVfpgaModifications.docx belgesi (yine o klasörde) 6-10 arası Deneylerin Alıştırmalarında RVfpga’e edilmiş değişiklikleri tanımlar.

RVfpga’in 1-10 arası Deneyleri lisans öğrencilerine bir dönemlik kurs için uygundur. Öğrenciler, bu RVfpga kursunu bitirmeden önce, mantık tasarımının, işlemci tasarımının, programlamanın temellerini anlamalıdır. *Digital Design & Computer Architecture: RISC-V Edition*, Harris & Harris, © Elsevier (beklenen yayın dönemi: 2021 yazı) ders kitabında bu içerikler kapsanmıştır.